# **EUROPEAN PATENT OFFICE**

(A)

Appl. No. 10/040,376 Doc. Ref. AP1

# Patent Abstracts of Japan

PUBLICATION NUMBER

11317603

**PUBLICATION DATE** 

16-11-99

APPLICATION DATE

01-03-99

APPLICATION NUMBER

11052528

APPLICANT: MATSUSHITA ELECTRIC IND CO LTD;

INVENTOR:

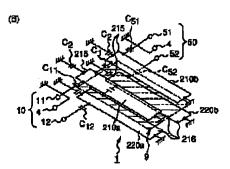
KITAZAWA SHOICHI;

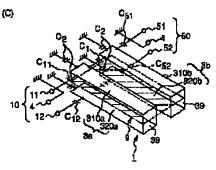
INT.CL.

H01P 1/203 H01P 1/205

TITLE

BALANCED DIELECTRIC FILTER





ABSTRACT: PROBLEM TO BE SOLVED: To provide a compact dielectric filter which is highly resistant to the electromagnetic disturbance and also well balanced, even with an input/output terminal that can be easily designed by preparing a pair of resonators facing each other in a dielectric substance in a symmetrical form in terms of their mirror surfaces.

> SOLUTION: A filter 1 consists of the balanced input/output terminals 10 and 50 and four quarter-wave resonators. The paired strip lines 210a/210b and 220a/220b of a pair of resonators are connected in parallel to each other via the electromagnetic field coupling. At one of both ends of each of strip lines, the input terminals 11 and 12 are connected in parallel to the output terminals 51 and 52 respectively, via a coupling capacity C1 with the other end of each strip line grounded to construct a quarter-wave resonator. Then the strip lines of a set of resonators 210a and 210b and those of a set of resonators 220a and 220b face each other and arranged with spaces secured among them and in a symmetrical form in terms of their mirror surfaces.

COPYRIGHT: (C)1999,JPO

# (19)日本国特許广(JP) (12) 公開特許公報(A)

(11)特許出願公開番号

# 特開平11-317603

(43)公開日 平成11年(1999)11月16日

(51) Int.Cl.<sup>6</sup>

識別記号

FΙ

H 0 1 P 1/203 1/205

H01P 1/203

1/205

В

#### 審査請求 未請求 請求項の数9 OL (全 10 頁)

(21)出願番号

特顯平11-52528

(22)出願日

平成11年(1999) 3月1日

(31) 優先権主張番号 特願平10-47793

(32)優先日

平10(1998) 2月27日

(33)優先権主張国

日本(JP)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 石崎 俊雄

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(72) 発明者 山田 徹

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(72)発明者 中久保 英明

京都府京田辺市大住浜55番12 松下日東電

器株式会社内

(74)代理人 弁理士 青山 葆 (外2名)

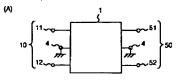
最終頁に続く

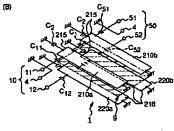
#### (54) 【発明の名称】 バランス型誘電体フィルタ

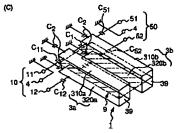
### (57)【要約】

【課題】 主として無線機器などの高周波回路で使用す るバランス型誘電体フィルタに関し、入出力端子ともバ ランス型としたバランス型誘電体フィルタが提供され

【解決手段】 バランス型誘電体フィルタは、相互に電 磁界結合されて並列配置の複数のストリップライン型共 振子を2組有し、各組の共振子にはそれぞれ入力端子と 出力端子が結合されて、一対のバランス型入出力端子と なし、上記の共振子は、上記の一対の共振器が対面して 鏡面対称にセラミック誘電体内に配置される。ストリッ プラインの端部が接地された1/4波長共振子であり、 ストリップラインと結合電極は、セラッミック層に積層 されて、フィルタは、セラミック積層体に一体がされ る。







#### 【特許請求の範囲】

【請求項1】 一対の共振器が、各共振器に、相互に電磁界結合されて並列配置の複数のTEMモード型共振子を有し、各共振器には、それぞれ入力端子と出力端子とが接続されて平衡型の入力及び出力端子となし、上記の一対の共振器が、互いに対面して鏡面対称に誘電体内に配置されたことを特徴とするバランス型誘電体フィルタ。

【請求項2】 上記のTEMモード型共振子が、誘電体内に埋設された導体薄膜によるストリップライン共振子から成る請求項1に記載のフィルタ。

【請求項3】 上記の共振子が、一端部が接地導体に接続されたストリップラインの1/4波長共振子である請求項2に記載のフィルタ。

【請求項4】 上記一対の共振器は、対称を成すストリップライン共振子の一端同士が接続されて1/2波長共振子を構成する請求項2に記載のフィルタ。

【請求項5】 上記一対の共振器の間の電気壁位置に接地導体が配設されている請求項1に記載のバランス型誘電体フィルタ。

【請求項6】 上記一対の共振器のストリップライン共振子が、積層されたセラミック誘電体内において、誘電体層間に隔離されて配置されている請求項2ないし4のいずれかに記載のフィルタ。

【請求項7】 上記一対の共振器のストリップライン共振子が、積層されたセラミック誘電体内において、誘電体層間に互いに隔離されて配置され、共振子の該一端部がセラミック誘電体の端面に露出して且つ該端面に形成した導体に接続された請求項2ないし4のいずれかに記載のフィルタ。

【請求項8】 上記一対の共振器のストリップライン共振子が、積層されたセラミック誘電体内において、ある誘電体層間に隔離されて配置され、接地導体層が、該共振子の間の誘電体層内の電気壁位置に配置されている請求項2ないし4のいずれかのフィルタ。

【請求項9】 上記平衡型の入力及び出力端子の少なくともいずれかの平衡端子の一方が開放されて、他方に外部非平衡回路と接続するようにした請求項1ないし8いずれかに記載のフィルタ。

#### 【発明の詳細な説明】

#### [0001]

【発明の属する技術分野】本発明は、主として無線機器などの高周波回路で使用され、入出力側ともバランス型とした誘電体フィルタに関する。

#### [0002]

【従来の技術】近年、誘電体フィルタは、移動体通信の発展により小型で高性能であることが、強く要請されるようになり、これに適した誘電体フィルタが広く使用されている。このような誘電体フィルタは、例えば、数百メガヘルツから約5GHzのマイクロ波帯での沪波に使

用され、回路基板に実装されて通信機器、特に携帯電話 装置に使用されている。そのために、誘電体フィルタ は、特に小型化、薄型化に好適なセラミック積層型フィ ルタが多く使用されるようになってきた。

【0003】従来のアンバランス型の誘電体フィルタとしては、図9(B)にその構造が例示されているが、5枚のセラミック誘電体層61~65が積層され、誘電体層63と64との間には、1/4波長の共振波長を有し、先端短絡された一対のストリップライン共振子66、66が形成されている。この例では、一の共振子66の一端側に、入力容量電極68が、他方の共振子66の一端には、出力容量電極69が結合され、両共振子間には、段間結合容量電極70で静電結合されている。

【0004】ストリップライン共振子電極66の両面は、誘電体層を介して、シールド電極71、72で挟まれて、トリプレート構造を構成している。一対のストリップライン共振子66は、ローディング容量電極67により接地されている。また、入力端子73(11)と出力端子74(51)とは、それぞれ入出力容量電極68、69に接続されている。さらに、接地端子75、76(4)が、シールド電極71、72とローディング容量電極67とに接続され、接地するようにしている。

【0005】図9(A)には、従来の誘電体フィルタの 端子接続法を示してある。高周波入力信号は入力端子1 1と接地端子4の間に印加され、出力信号が出力端子5 1と接地端子4の間からアンバランス型として取り出さ れる。

【0006】以上のように構成された誘電体フィルタについて、まず、ストリップライン共振子電極66は2本の共振子が互いに電磁界結合されて、コム(comb)ライン型のフィルタを構成する。ローディング容量電極67は共振子と並列に容量を接続し、同じ長さのストリップラインに対して、共振周波数を下げる働きをする。この例は、フィルタの入出力は容量結合型になっており、入出力容量電極68、69とストリップライン共振子電極66の間の電極対向部で平行平板コンデンサを形成する。段間結合容量電極70は伝達特性に減衰極を発生させるためのものであり、共振子間の段間結合を電磁界結合と電界結合の組み合わせで行うものである(例えば、特開平5-95202号公報参照)。

【0007】特開平7-312503号公報は、セラミック誘電体の積層体内に一体に構成した2段インピーダンス共振子(stepped impedance resonators)を利用したアンバランス型誘電体フィルタを開示している。このフィルタは、対を成すストリップラインが、一端が接地された第1のライン部と一端が開放されてこの第1のライン部より低い特性インピーダンスを有する低い第2のライン部とからなり、両方の2段のストリップラインを電磁結合させるのに、第1のライン部同士と、第2ライン部同士との結合量を変えて、フィルタ回路の伝達特性

を制御するものである。

【0008】また、他の従来例では、PCT国際公開W092/02969号において、図10で示すように、出力側のみをバランス化しようとする試みが既に提案されているが、ここで、マイクロストリップライン型の2つのスプリットリング共振子80、81を、一方は、アンバランス型入力端子82に入力結合容量85を介して接続し、他方は、バランス型の出力端子83、84に接続し、リング端部間をローディング容量86、87で結合してある。この構成においては、スプリットリング共振子80、81を電磁界結合させることによって、フィルタを構成している。

#### [0009]

【発明が解決しようとする課題】上記の従来のストリップライン型フィルタが、少なくとも入出力端子のいずれかがアンバランス型であると、バランス型の高周波増幅回路ないしは高周波半導体集積回路と接続するために、バランスーアンバランス変換器 (バラン) が必要であった。また、アンバランス型回路では、接地回路に電流が流れるため、電磁妨害に弱く、雑音などの影響を受け易いという問題もあった。

【0010】上記のPCT国際公開WO92/02969号は、上記の2つのスプリットリング共振子に対して入出力側端子ともバランス型で結合したフィルタも開示している。しかし、このスプリットリングを利用する並行型フィルタは、相互の電磁結合のために2つのフィルタを基板上に同一面上で配置する必要があるので、フィルタの配置に広い面域を必要として、フィルタの小型化には、なお問題があった。

【0011】本発明は、上記問題点に鑑み、電磁妨害に強く、設計が容易にできる入出力端子ともバランス型としたコンパクトな誘電体フィルタを提供することを目的とする。本発明の別の目的は、バランス型回路或いは集積回路と接続特性がよいコンパクトなバランス型誘電体フィルタを提供することである。また本発明の別の目的は、回路基板に対する高い実装性能を有するバランス型誘電体フィルタを提供することにある。

#### [0012]

【課題を解決するための手段】本発明のバランス型誘電体フィルタは、一対の共振器を含み、該共振器が、相互に電磁界結合されて並列配置の複数のTEMモード型共振子を有し、各共振器にはそれぞれ入力端子と出力端子とが接続されて平衡型入力及び出力端子を構成し、その特徴は、上記の一対の共振器が、互いに対面して鏡面対称に誘電体内に配置されたことにある。

【0013】本発明のバランス型誘電体フィルタは、入力端子側も出力端子側もバランス型とされ、一対の共振器が誘電体を介して鏡面対称を成して配置されている。一対の共振器の入力側に反対移相の高周波信号が印加されたとき、一対の共振器の間には鏡面位置に電位零の電

気壁が形成されるので、入力側も出力側もバランスが極めて良好であって、外部電磁妨害に対しても相殺し合って出力側に現れない。そこで、外部電磁妨害に強いフィルタを構成することができる。

【0014】本発明においては、各共振器に使用される TEMモード型共振子としては、誘電体中に含まれる同 軸共振子であってもよく、これは、誘電体ブロックに形 成された孔を利用して誘電体ブロック型のバランス型誘 電体フィルタを構成する。本発明においては、別のTE Mモード型共振子として、誘電体内に埋設された薄い導 体によるストリップラインを利用することができる。

【0015】ストリップライン型共振子の場合には、共振子は、導体のストリップラインの端部が接地された1/4波長共振子として作用する。即ち、詳しくは、本発明は、ストリップライン型共振子を使用するフィルタにおいて、一対の入力端子と、両入力端子にそれぞれ入力側の両端部が接続されて相互に電磁界結合された並列配置の複数のストリップライン型共振子と、該共振子の出力側の両端部にそれぞれ接続された一対の出力端子とから成り、一対の共振器の各対応するストリップライン共振子同士が誘電体を介在させて対面するように鏡面対称に配置される。

【0016】上記の一対の共振器は、鏡面対称を成す2つのストリップラインの端部同士が接続されて1つの1/2波長共振子として構成することもできる。言いかえれば、本発明は、1/2波長で共振するストリップラインが折り曲げられて鏡面対称を成して配置されたバランス型誘電体フィルタを含む。この場合に、1/2波長で共振するストリップラインの両端部に、それぞれ入力端子以はそれぞれ出力端子が接続される。入力端子と出力端子は、バランス型となる。このようなバランス型誘電体フィルタは、複数の1/2波長のストリップライン型共振子を並列配置して相互に電磁界結合され、各共振子は、鏡面対称に折り曲げられて誘電体内に配置される。入力側の共振子両端側には、一対の入力端子接続される。それぞれ出力側側の共振子両端側には、一対の出力端子が接続される。

【0017】上記ストリップライン型共振子においては、上述の電気壁は、折り曲げられたストリップラインの鏡面対称の位置に形成される。電気壁は、導体を持たない仮想的であってもよい。好ましくは、電気壁には、金属導体の中間シールドが配置されて接地され、これにより、フィルタ回路のバランスを確実にすることができる。

【0018】特に、上記の折り曲げストリップラインのバランス型の誘電体フィルタにおいても、ストリップラインの両端部側が互いに対面して、鏡面対称を成して配置されるので、誘電体フィルタは、鏡面位置に電気壁が形成される。これにより、入出力側ともほぼ完全なバランス型を保持することができる。このような折り曲げス

トリップライン型共振子は、ストリップラインの中点が 誘電体層の端部に位置してストリップラインが誘電体層 の表面側から裏面側に振り分けて配置されるのが好まし い。

【0019】このようなフィルタを構成するために、一対の共振器のストリップライン型共振子は、面対称に成るように、別個に誘電体セラミックの積層体の内部に配置される。即ち、各組の共振子は、2つの1/4波長のストリップライン導体が、対面するように、あるセラミック層の表裏上に形成され、これら一対の共振器は、互いに隣接するストリップライン導体が小さな間隔を設けて互いに平行に配列され、これにより電磁結合を可能にしている。さらに、共振子への入出力容量電極が、共振子に近接する別の誘電体セラミック層上に分離して配置されて、それぞれストリップラインの端部と電気的に結合している。

【0020】このようにして、本発明のバランス型フィルタは、一対の共振器が、別の層として重積して配置されるので、共振器が占める配置面積を半減でき、しかも、入出力容量電極、及び必要により共振子間の結合容量電極とが、他の層として、セラミック積層体内に一体化され、これにより、コンパクトなフィルタ構造を実現することができる。

【0021】本発明のバランス型誘電体フィルタは、入出力ともバランス化されているが、フィルタの使用に際しては、入力端子側若しくは出力端子側又はその両方を、アンバランス型として利用することもできる。入力側又は出力側をアンバランスとして利用する場合には、平衡型端子のいずれかを所要の外部アンバランス回路に接続し、他の端子は、接続されないで、好ましくは開放される。この場合でも、使用されない入力側又は出力側の共振子も、その共振機能が利用される。

#### [0022]

【発明の実施の形態】図1(A)は本発明の各実施例における動作説明のためのバランス型誘電体フィルタの端子構造を示すものである。この図において、バランス型誘電体フィルタ本体1には、一対のバランス型入力端子11、12と、一対のバランス型出力端子51、52とが接続され、この図では、さらに、入力側と出力側とに、接地端子4、4が接続されている。

【0023】入力信号は、バランス型入力端子10である2つの端子11、12の間に逆相で加えられ、入力側の接地端子4は本質的に常に零電位であり、接地端子4に接地電流は流れない。 同様に、出力信号は、一対のバランス型出力端子50(51、52)の間に逆相で現れ、出力側の接地端子4は本質的に常に零電位であり、接地端子4に接地電流は流れない。このような入出力ともバランスされているフィルタを実現するため、図1(B)と図1(C)には、本発明のバランス型誘電体フィルタ1の模式図を示す。

【0024】図1(B)において、フィルタは、バランス型入出力端子10と、4個の1/4波長の共振子を備えている。この実施形態においては、バランス型誘電体フィルタには、一対の共振器の一対のストリップライン(210a、210b)と(220a、220b)が、それぞれ2本づつ並行して電磁界結合により結合されており、これらストリップラインの一端側は、入力端子11、12と出力端子51、52とが結合容量C1を介して並列に接続され、各ストリップラインが他端側が共に接地されて1/4波長共振子を構成している。

【0025】バランス型入力端子の正端子11には第1の共振子210aの一端が結合され、負端子12には第2の共振子220aの一端が結合されている。バランス型出力端子50の正端子51には第3の共振子210bの一端が結合され、負端子52には第4の共振子220bの一端を結合し、各共振子の他端をそれぞれ電気的に接地されている。

【0026】また、1組をなす共振子210a、210bのストリップラインは、他の組の共振子220a、220bのストリップラインと互いに対面して鏡面対称を成すように間隙を設けて配置されている。そこで、一対の入力端子11、12による入力信号は、それぞれ、入力容量C11とC12とを通って、一対の共振器210a、210bと220a、220bとに互いに180°の異なる位相で印加されるが、各共振子は一対のストリップラインが独立して電磁界結合されて一定範囲の周波数に瀘波される。各共振子は、出力容量C51とC52を介して出力端子に接続され、共振子からは180°位相の異なる瀘波信号が出力端子に出力される。

【0027】2組の共振子210a、220aと210b、220bとは互いに対面し、各共振子にはいる入力信号は、反対位相である(位相が180度違う)から、各共振子のストリップラインは、対応するどの位置でとっても、各共振子210、220の間の対称面に対して同じ電位で極性が反対であるから、両共振子は完全に平衡である。上記の対称面は、常に零電位にあり、この面が仮想的な電気壁9となる。特に、中間シールド電極271が、共振子210と220間の電気壁9の位置に配置され、接地されるのが好ましい。

【0028】このようにして、フィルタは中間シールド電極271を境として電気的に反対称となり、外部磁場ないし外部電場が共振子210と220に作用しても、入力側にも出力側にも現れず、完全なバランス型となる。

【0029】図1(C)はもう1つ型ののバランス型フィルタを示すが、共振子3a、3bは、一対の1/2波長のストリップライン3a、3bが並列で相互に電磁界結合されて、U字形に折り曲げられて、ストリップラインの半分310a、320aが鏡面対象に配置されている。一方のストリップラインの両端部には一対の入力端

子が入力容量C11とC12とを介して接続され、他方のストリップラインの両端部には、出力容量C51とC52とを介して出力端子が接合されている。

【0030】この例では、ストリップラインの中点39は、接地されないが、1/2波長共振により定在波は電位零(電圧節)で電流腹となっている。U字形に折り曲げられたストリップラインの対称面は、ストリップラインの上記中点をも含めて、常に零電位にあり、この面が仮想的な電気壁9となる。この場合も、シールド電極271が、共振子310aと320aの間、及び310bと320bとの間の電気壁9の位置に配置され、接地されるのが好ましい。

【0031】上記共振子210、220は、後述のように、その間とその周辺が誘電体として高周波特性の良いセラミックスシートにより積層状態で担持されて一体化される。

【0032】また、対をなして並列したストリップライン間には、段間結合容量C1が結合されるが、これは、通過帯域に隣接して減衰極を形成するためである。さらに、ストリップラインの入出力側の端部には、ローディング容量C2を介して接地されており、ストリップラインの長さを共振波長よりも短縮することができる。

【0033】このようにして、バランス型の入出力端子においては接地電流が流れないことが大きな特徴であり、極端な状態では接地端子がなくてもバランス型4端子フィルタ回路としても正常に動作する。この点は、アンバランス型フィルタが、正常なフィルタ特性すなわち高減衰量を実現するためには理想的な接地が要求されるので、大きく異なる。アンバランス型フィルタでは、実際の高周波回路では、理想的な接地というのは無理であるため、誘電体フィルタの特性は劣化することになる。これに対し、バランス入出力型のバランス型誘電体フィルタでは接地状態によらず、常に優良なフィルタ特性を得られる。

【0034】然しながら、本発明のフィルタは、上述のように、平衡入力-平衡出力型のフィルタであるが、これに接続される外部回路が非平衡型回路である場合にも適用することができる。この場合には、上記フィルタの平衡型の入力及び出力端子の少なくともいずれかの平衡端子の一方に外部非平衡回路が接続され、他方の端子は、接続されずに開放される。この場合でも、開放された端子側のストリップライン共振子も共振素子として働く。外部非平衡回路の他の端子は、接地される。

# [0035]

【実施例】以下に示す実施例においては、バランス型誘電体フィルタの共振子に、特開平7-312503号公報に開示したように、広幅ストリップ部と狭幅ストリップ部とが直列に一体化したストリップラインの2本以上が配列され、広幅部同士と、さらに狭幅部同士とが別個に電磁界結合されて、1/4波長型共振子と、1/2波

長型の共振子を利用した例を示す。

【0036】[実施例1]図2は本発明の第1の実施例におけるバランス型入出力端子を有するバランス型誘電体フィルタの構造を示す分解組立図であって、7層の誘電体セラミックシート201~207積層体により構成されており、セラミックシート204と205との上には、上下に分けた2つのストリップライン型の共振子210と220は、互いにストリップライン型の共振子210と220は、互いにストリップラインが対面して、鏡面対称をなしている。【0037】また、上記共振子210の上側のシート203には、入力容量電極231、出力容量電極232、段間結合容量233及び、ローディング容量電極230が形成され、これらの容量電極がストリップライン型の共振子210と結合している。

【0038】同様に、下側の上記共振子220の下側のセラミックシート206には、入力容量電極241、出力容量電極242、段間結合容量243及び、ローディング容量電極240が形成され、これらの容量電極がストリップライン型の共振子220と結合している。

【0039】ここに使用する共振子210、220は、各組が、一対のストリップライン型の共振子から構成された例であるが、各対のストリップライン型の共振子210a、210bと220a、220bは、2本の並行した狭幅の線路部分211、221のストリップラインがそれぞれ2本の並行した広幅の線路部分212、22のストリップラインと接合され、広幅の線路部分に入力容量電極241、出力容量電極242が静電結合し、2本の並行した狭幅の線路部分の先端は共通の接地電極213、223に接続されている。2本の並行した狭幅の線路部分211、221及び広幅の線路部分212、222とが相互に電磁界結合し、広幅の線路部分212、222には、同時に段間結合容量233、243により静電結合されている。

【0040】上記の電極とストリップラインとは、シー ルド電極250、251により上下から挟まれており、 一対の入力端子261(11)、262(12)と出力 端子263(51)、264(52)とが、積層体の側 部に、それぞれ、入力容量電極と出力容量電極とに接続 されて形成されている。この例では、さらに、入出力接 地電極265、266(4)が、上記のシールド電極2 50、251及び中間シールド電極271、及び上記の 接地電極213、223と接続されて設けられている。 【0041】2組の一対の共振子210(210a、2 10b)、220(220a、220b)は、広幅の線 路部分212、222と狭幅の線路部分211、221 とが結合したストリップラインがそれぞれ2本並行して 構成され、1組の一対の共振子は、他の組の共振子と互 いに対面して鏡面対称を成すように上下に別れて配置さ れている。そこで、一対の入力端子261、262によ る入力信号は、それぞれ、入力容量電極231と241とを通って、上下一対の共振器210、220に印加されるが、各共振子210、220は一対の共振子が独立して電磁界結合されて一定範囲の周波数に瀘波される。各共振子は、出力容量電極を介して出力端子に接続され、共振子からの180°位相の異なる瀘波信号が出力端子に出力される。

【0042】各共振子210、220は互いに対面し、各共振子に加わる入力信号は、反対位相である(位相が180度違う)から、各共振子のストリップラインは、対応するどの位置でとっても、各共振子210、220の間の対称面に対して極性が反対で且つ同じ電位にあり、両共振子は完全に平衡である。上記の対称面9は、常に零電位にあり、この面が仮想的な電気壁となる。この実施例は、対称面9には、後述の中間シールド電極を形成しないので、中間シールド電極を流れる高周波電流がないので、フィルタ通過損失が少なく、さらに、フィルタ製造が簡単になる利点がある。

【0043】フィルタは、例えば、Bi-Ca-Nb-O系セラミック材料を用いた誘電体シート上に、銀ペーストを厚膜印刷してパターンを形成し、各シートを積層し、一体焼成して製作される。このようにして、セラミック積層構造のフィルタが形成される。

【0044】図3は、本実施例におけるバランス型入出力端子を有するバランス型誘電体フィルタの外観図である。フィルタの両側部には、一対の入力電極261、262と、一対の出力電極263、264とが形成され、それぞれ入力端子11、12と出力端子51、52となる。他方の側部には、接地電極265、266が接地端子4として露出形成されている。図4は、本実施例のセラミック積層構造のフィルタの断面図であるが、電極配置は、この図で、鏡面対称面40で上下に対称であり、対称面上40に仮想的な電気壁9が形成されている。

【0045】[実施例2]本発明の第2の実施例は、上記実施例1のバランス型入出力端子を有するバランス型 誘電体フィルタの電極配置に加えて、電気壁9の位置 に、中間シールド電極を形成した例である。

【0046】図5において、バランス型誘電体フィルタは、上記実施例の2組のストリップライン型の共振子210、220の間には、その中間シールド電極271が配置されている。中間シールド電極271の位置は、上下2組のストリップライン型の共振子210、220のほぼ対称面40にあり、接地されている。

【0047】この実施例は、共振子210と220間の電気壁9として働く中間シールド電極271が設けられた点を除いて、実施例1のフィルタと同じである。このフィルタは、実施例1で述べたように、その電気壁9を境として、電気的に上下反対称である。このようにして、このフィルタは、シールド電極271を境として電気的に反対称となり、外部磁場ないし外部電場が共振子

210と220に作用しても、入出力には現れない。 【0048】 [実施例3] 図6は、この実施例のバラン ス型入出力端子を有するバランス型誘電体フィルタの他 の構造を示すが、この誘電体フィルタは、誘電体セラミ ックのシート201ないし207の積層体であり、セラ ミックシート上には、一対の共振器310(310a、 310b)と320(320a、320b)とが、ほぼ 1/4波長のストリップラインとして形成されている。 【0049】共振子の詳細は、広幅の線路部分212、 222が2本の並行ストリップラインが電磁界結合し、 これらと接合された狭幅の線路部分211、221で2 本の並行ストリップラインが電磁界結合し、2組の狭幅 の線路部分211、221の端部同士が接続電極31 3、323と314、324と短絡電極366、367 を介して接続されて、1/2波長の一対のストリップラ インが形成される。

【0050】他方、広幅の線路部分212、222の入力側と出力側には、誘電体セラミック層を介して、それぞれ入力容量電極231、241と、出力容量電極232、242とが配置され、さらに、一対の広幅の線路部分間には、ローディング容量電極230、240と、段間結合容量電極233、243とが、同じ誘電体セラミック層上に配置されて、これら容量電極は広幅の線路部分との間に容量を形成する。さらにこれらの容量電極の外側の誘電体セラミック層上にシールド電極250、251が形成されている。

【0051】入力容量電極231、241と、出力容量電極232、242とは、それぞれ入力端子261、262と、出力端子263、264とに接続され、セラミック積層体の側部に形成されている。集積体の側部には、接地端子265、368、369が形成され、シールド電極250、251と接続される。端子電極366、367は、接続部電極313と323、314と324を接続する接続端面電極である。

【0052】誘電体フィルタは、例えば、Bi-Ca-Nb-O系の誘電体セラミック(比誘電率約58)を用いて形成できる。このセラミックス微粉末を含むグリーンシートを成形し、各シート上に銀ペーストを厚膜印刷して所定形状のストリップラインや容量電極のパターンを形成する。各シートを所定の配置に積層して後、焼成して、一体化した積層体が製作され、フィルターとされる。

【0053】図7は、セラミックスシートを積層して焼成一体化した誘電体フィルタの外観を示すが、外形直方体のフィルタ1は、一側部端面に電極261、262の一対の入力端子11、12が取着され、反対の側部端面に電極263、264の一対の出力端子51、52が取着され、残りの側部端面に、接地電極265、368、369の接地端子4が形成されている。このフィルタ1は、例えば、フィルタ1の電極261、262と電極2

63、264を、回路基板上に所定配置の対応する電極に、はんだ付け固定がなされて使用される。また誘電体フィルタ1の側部端面には、ストリップラインの2組の狭幅の線路部分211、221の端部同士を短絡させるための短絡電極366、367が形成されている。

【0054】ここで、実施例1と大きく異なる点は、各 共振子の一端を接地するのではなく、それぞれ上下に重 なったほぼ1/4波長の共振子の一端同士を接続し、ほ ぼ1/2波長の共振子を構成した点である。それゆえ、 各共振子は接地電位から浮いた状態になっている。

【0055】このようにそれぞれ電気的に接続されてほぼ1/2波長の共振子を構成することにより、優れたフィルタ特性と小型化を実現することができる。また、上下の共振子間にばらつきがあっても、共振子上に強制的に接地する点が存在しないので、自動的にバランス状態となり、常に良好な特性を得ることができる。

【0056】このフィルタは、中間シールド電極371を設けないので(図8参照)、製造が簡単になるのみでなく、中間シールド電極371に高周波電流が流れないのでその分損失がなくなり、フィルタの通過特性が向上する。以上のように本実施例によれば、製造が簡単になり、損失が少なくなり特性が向上するという格別の効果を有する。

【0057】 [実施例4] 図8は、本発明の第4の実施例におけるバランス型入出力端子を有するバランス型誘電体フィルタの構造を示すが、この実施例のバランス型誘電体フィルタは、実施例3の誘電体フィルタの共振子310と320間に電気壁として働く中間シールド電極371が設けられている点で実施例3の誘電体フィルタと異なるだけで、他の構成は、同じである。

【0058】中間シールド電極371は、上下の共振子310aと320a、及び310bと320bの中間に配置され、接地電極266と接続されて接地されて、共振子の電気壁9として働き、この誘電体フィルタは中間シールド電極371を境として電気的に上下反対称であるから、入出力端子からみて完全なバランス型の誘電体フィルタとなっている。

【0059】以上示したように、本発明のバランス型誘電体フィルタは、相互に電磁界結合されて並列配置の複数のTEMモード型共振子を2組有し、一対の入力端子と一対の出力端子との間に当該一対の共振器を平衡且つ並列に接続して成り、上記の一対の共振器が並列して鏡面対称に配置されているので、フィルタの入力側も出力側も完全にバランスされており、外部からの電磁波妨害に対しても完全に遮蔽され入力側も出力側にもその影響が現れるのを防止することができる。

【0060】一対の入力端子と、該一対の入力端子にそれぞれ入力側の共振子両端側が接続されて相互に電磁界結合された並列配置の複数のTEMモード型共振子と、出力側の該共振子両端側にそれぞれ接続された一対の出

力端子と、から成り、上記の共振子を鏡面対称に折り曲 げた配置とするので、同様に、フィルタの入力側も出力 側も完全にバランスされており、外部からの電磁波妨害 に対しても完全に遮蔽され入力側も出力側にもその影響 が現れるのを防止することができる。

【0061】TEMモード型共振子を、誘電体に配置したストリップライン型共振子とすることにより、極めてコンパクトに且つ量産性に優れたフィルタとすることができる。

【0062】さらに、上記の共振子を、ストリップラインの端部が接地された1/4波長共振子とし、あるいは、上記一対の共振器を、対称を成すストリップラインの端部同士が接続されて1/2波長共振子とすることにより、いずれも、信号周波数の1/4波長程度の大きさのフィルタとすることができる。

【0063】上記2組のストリップライン型共振子が誘電体層中に埋設されたものにすることにより、所定配置に共振子を担持することができ、さらに、高誘電率セラミックスを使用することにより、ストリップライン型共振子を短縮して、誘電体フィルタの小型化を図ることができる。

【0064】さらに、鏡面対称を成す上記の共振子の間に対称面近傍に電気壁が形成されて、特に、上記の共振子の間に接地導体が配設されるので、バランス型誘電体フィルタは、完全にバランスして電磁波妨害に強いフィルタとすることができる。

#### 【図面の簡単な説明】

【図1】 バランス型誘電体フィルタの入出力端子の接続を示すブロック図(A)、本発明のバランス型誘電体フィルタの等価回路図(B、C)を示す。

【図2】 本発明の実施例に係るセラミック積層体中の バランス型誘電体フィルタの分解図を示す。

【図3】 本発明の実施例に係るバランス型誘電体フィルタを含むセラミック積層体の斜視図を示す。

【図4】 本発明の実施例に係るバランス型誘電体フィルタの断面図を示す。

【図5】 本発明の他の実施例に係るセラミック積層体中のバランス型誘電体フィルタの図2同様図を示す。

【図6】 本発明の他の実施例に係るセラミック積層体中のバランス型誘電体フィルタの図2同様図を示す。

【図7】 本発明に他の実施例に係るバランス型誘電体フィルタを示す図3同様の斜視図を示す。

【図8】 本発明の他の実施例に係るセラミック積層体中のバランス型誘電体フィルタの図2同様図を示す。

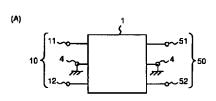
【図9】 従来の誘電体フィルタの入出力端子を含むブロック図(A)とそのセラミック積層体中のフィルタの分解図(B)を示す。

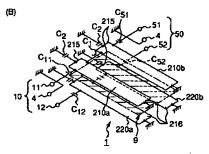
【図10】 従来の誘電体フィルタの回路図を示す。 【符号の説明】

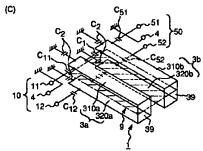
1 バランス型誘電体フィルタ

11、12 入力端子 210a、210b ストリップライン共振子 220a、220b ストリップライン共振子 271、371 中間シールド電極

【図1】







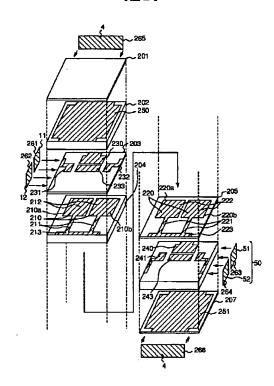
3a、3b ストリップライン共振子

4 接地端子

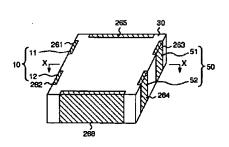
51、52 出力端子

9 電気壁

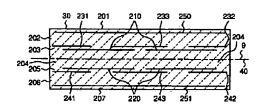
【図2】

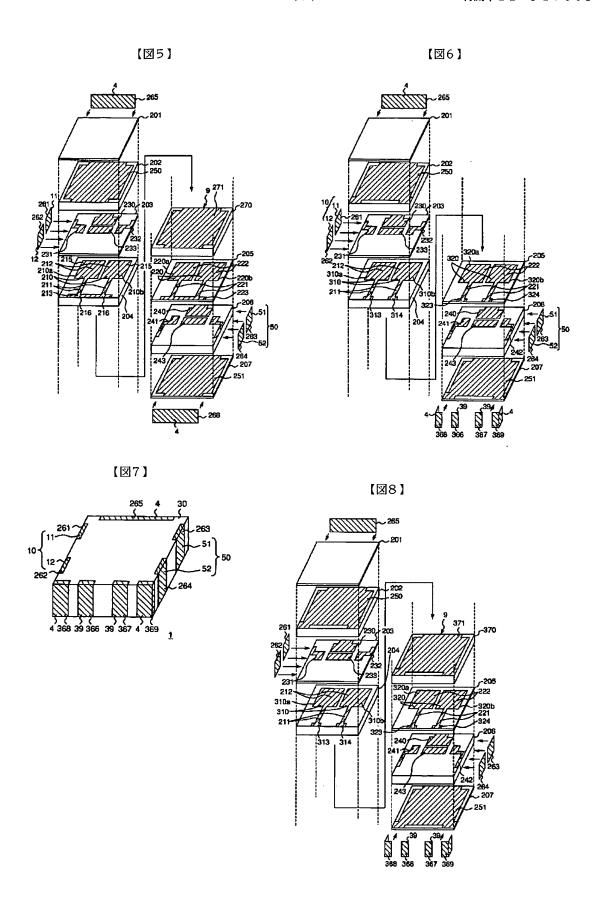


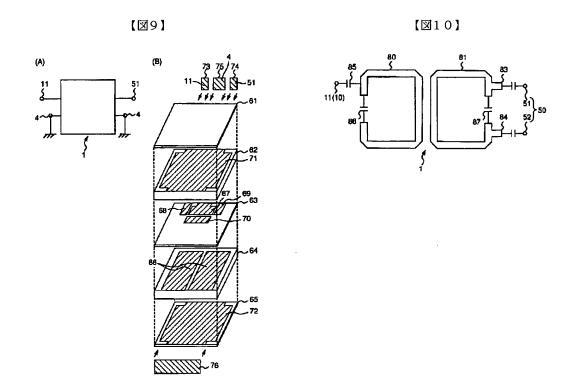
【図3】



【図4】







フロントページの続き

(72)発明者 北沢 祥一 京都府京田辺市大住浜55番12 松下日東電 器株式会社内